

日本国特許庁 10-31-0/
PATENT OFFICE
JAPANESE GOVERNMENT

RS

#

3

JC825 U.S. PTO
09/760592
01/16/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

2000年 1月17日

出願番号

Application Number:

特願2000-008207

出願人

Applicant (s):

日本電気株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年11月 6日

特許庁長官
Commissioner,
Patent Office

及川耕造

出証番号 出証特2000-3092038

【書類名】 特許願

【整理番号】 51105666

【提出日】 平成12年 1月17日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 H04J 13/00

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 河端 尚

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100102864

【弁理士】

【氏名又は名称】 工藤 実

【選任した代理人】

【識別番号】 100099553

【弁理士】

【氏名又は名称】 大村 雅生

【手数料の表示】

【予納台帳番号】 053213

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9715177

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 C D M A 方式無線基地局用の同期捕捉回路

【特許請求の範囲】

【請求項 1】 C D M A 方式の複数の受信信号に対応する複数の準同期信号と拡散符号との相関演算を実行する複数の相関器と、

前記相関演算の際に参照される複数の拡散符号を前記相関器に供給する複数の拡散符号生成回路と、

前記複数の準同期信号を合成した合成準同期信号に基づいて合成相関演算を実行し、前記合成相関演算の結果に応じて前記複数の拡散符号生成回路に位相シフトを指示する位相シフト指示回路を備える C D M A 方式無線基地局用の同期捕捉回路。

【請求項 2】 請求項 1 に記載の C D M A 方式無線基地局用の同期捕捉回路において、

前記合成相関演算は、一定の周期毎に実行される C D M A 方式無線基地局用の同期捕捉回路。

【請求項 3】 請求項 1 又は 2 に記載の C D M A 方式無線基地局用の同期捕捉回路において、

前記位相シフト指示回路は、

前記複数の準同期信号を合成する合成器と、

前記合成型相関演算を実行する合成型相関器と、

前記合成型相関演算の際に参照される合成型拡散符号を前記合成型相関器に供給する合成型拡散符号生成回路と、

前記合成型拡散符号生成回路の位相シフトを指示する合成型位相シフト回路と

、
前記合成型相関合成型相関演算の結果をサンプリングする合成型レベル検出回路と、

前記合成型レベル検出回路のサンプリング結果に優先順位を設定するランキング回路と、

前記優先順位の高い前記サンプリング結果に基づいて前記複数の拡散符号生成

回路に位相シフトを指示する合成型位相シフト回路を備えるCDMA方式無線基地局用の同期捕捉回路。

【請求項4】 請求項1乃至3の何れか一項に記載のCDMA方式無線基地局用の同期捕捉回路において、

前記複数の相関器の相関演算の結果をサンプリングする複数のレベル検出回路と、

前記複数の準同期信号を逆拡散する複数の逆変換回路と、

前記複数の逆変換回路の出力に基づいて前記複数の準同期信号と前記複数の拡散符号の同期をそれぞれ検出し、且つ、前記複数の拡散符号生成回路に同期の確立を通知する複数の同期判定回路を備え、

前記複数の拡散符号生成回路は、前記通知に基づいて、同期確立時点の位相で前記拡散符号を生成するCDMA方式無線基地局用の同期捕捉回路。

【請求項5】 請求項4に記載のCDMA方式無線基地局用の同期捕捉回路において、

前記逆変換回路の出力信号に基づいて、移動局の存在方向を特定するスペースダイバーシチ回路を備えるCDMA方式無線基地局用の同期捕捉回路。

【請求項6】 請求項1乃至5の何れか一項に記載のCDMA方式無線基地局用の同期捕捉回路において、

前記複数の相関器は、前記複数の受信信号を受信するセクタの数に合わせて設けられるCDMA方式無線基地局用の同期捕捉回路。

【請求項7】 CDMA方式の複数の受信信号に対応する複数の準同期信号が入力され、前記複数の受信信号各々の同期を捕捉するCDMA方式無線基地局用の同期捕捉回路において、

第1の拡散符号を生成して前記第1の拡散符号の位相を順次シフトし、前記複数の準同期信号を合成した合成準同期信号と前記第1の拡散符号の相関をとって相関値のピークを複数検出し、前記複数のピークに対応する複数の同期位相を記憶し、前記複数の同期位相を順次出力する位相シフト指示回路と、

前記位相シフト指示回路から出力される前記同期位相に基づいて第2の拡散符号を生成し、前記複数の準同期信号の一つと前記第2の拡散符号の相関をとって

前記一つの準同期信号に対応する前記複数の受信信号の一つの同期を捕捉する複数のセクタ同期捕捉回路を備えるCDMA方式無線基地局用の同期捕捉回路。

【請求項8】 請求項7に記載のCDMA方式無線基地局用の同期捕捉回路において、

前記複数のセクタ同期捕捉回路の同期捕捉結果に基づいて、前記複数の受信信号の少なくとも一つを発信する移動局の存在方向を特定するスペースダイバーシチ回路を備えるCDMA方式無線基地局用の同期捕捉回路。

【請求項9】 請求項1乃至8の何れか一項に記載されたCDMA方式無線基地局用の同期捕捉回路を備えるCDMA方式無線基地局。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、セクタ構成に対応するCDMA方式の基地局に搭載されるCDMA無線基地局用の同期捕捉回路に関する。

【0002】

【従来の技術】

CDMA (Code Division Multiple Access) 方式の通信システムの基地局は、制御空間を表すセルを形成する。そのセルは、電波資源の有効利用を実現するため、複数のセクタに分割される。基地局には、セクタ構成に対応するため、セクタの数に合わせた通信回路が設置される。基地局には、受信信号を逆拡散するため、拡散符号の位相を推定する同期捕捉回路が設けられる。セクタ構成の基地局には、セクタの数に合わせて複数の同期捕捉回路が設けられる。同期捕捉回路に係る技術としては、特開平10-28076号公報、特開平11-17648号公報、そして特開平11-122104号公報に開示される技術が知られている。

【0003】

図5は、従来の基地局の同期捕捉回路に係る構成を示す。図は、例えば、3セクタからなるセクタ構成に対応する同期捕捉回路10を示す。

【0004】

セクタの数 n は、3に限定されるものではない。現在、6セクタ構成の基地局

が広く普及している。

【 0 0 0 5 】

図に示された同期捕捉回路 1 0 は、第 1 ～第 3 同期捕捉回路を備える。第 1 同期捕捉回路は、第 1 セクタの制御管理を実行する。第 2 同期捕捉回路は、第 2 セクタの制御管理を実行する。第 3 同期捕捉回路は、第 3 セクタの制御管理を実行する。

【 0 0 0 6 】

第 1 同期捕捉回路は、第 1 相関器 2 a と、第 1 拡散符号生成回路 3 a と、第 1 レベル検出回路 4 a と、第 1 逆変換回路 5 a と、第 1 同期判定回路 6 a と、第 1 位相シフト回路 1 1 a を備える。第 2 同期捕捉回路は、第 2 相関器 2 b、第 2 拡散符号生成回路 3 b と、第 2 レベル検出回路 4 b と、第 2 逆変換回路 5 b と、第 2 同期判定回路 6 b と、第 2 位相シフト回路 1 1 b を備える。第 3 同期捕捉回路は、第 3 相関器 2 c、第 3 拡散符号生成回路 3 c と、第 3 レベル検出回路 4 c と、第 3 逆変換回路 5 c と、第 3 同期判定回路 6 c と、第 3 位相シフト回路 1 1 c を備える。

【 0 0 0 7 】

第 1 同期捕捉回路の第 1 相関器 2 a は、第 1 準同期信号 S S 1 を受け入れる。第 2 同期捕捉回路の第 2 相関器 2 b は、第 2 準同期信号 S S 2 を受け入れる。第 3 同期捕捉回路の第 3 相関器 2 c は、第 3 準同期信号 S S 3 を受け入れる。

【 0 0 0 8 】

第 1 同期捕捉回路の第 1 相関器 2 a の出力は、第 1 レベル検出回路 4 a の入力に接続する。第 1 レベル検出回路 4 a の出力は、第 1 逆変換回路 5 a の入力に接続する。第 1 逆変換回路 5 a の出力は、第 1 同期判定回路 6 a の入力に接続する。第 1 位相シフト回路 1 1 a の出力は、第 1 拡散符号生成回路 3 a の入力に接続する。第 1 拡散符号生成回路 3 a の出力は、相関器 2 a に接続する。第 1 同期判定回路 6 a の出力は、拡散符号生成回路 3 a の入力に接続する。

【 0 0 0 9 】

位相シフト回路 1 1 a は、第 1 拡散符号生成回路 3 a が参照する位相を決定する。位相シフト回路 1 1 a は、1 チップ（周期）以下の分解能で、順次位相シフ

トを実行する。第1拡散符号生成回路3aは、第1位相シフト回路11aが指示する位相に同期して、拡散符号を生成する。第1相関器2aは、第1準同期信号SS1と拡散符号の相関値を算出する。レベル検出回路4aは、最大相関値を有する受信位相位置を示すチップ同期信号を生成する。そのチップ同期信号は、同期捕捉に使用される。

【0010】

第1逆変換回路5aは、チップ同期信号を参照して、準同期信号SS1を逆変換処理する。第1同期判定回路6aは、第1逆変換回路5aの逆変換処理の結果を参照して、同期判定を実行する。第1同期判定回路6aは、同期状態を検出した場合、第1符号生成回路3aに、同期の確立を通知する。第1拡散符号生成回路3aは、同期確立の通知を受け入れると、以後、同期が確立した時点の位相で拡散符号を生成する。

【0011】

第2同期捕捉回路及び第3同期捕捉回路は、第1同期捕捉回路と同様の接続構成を有し、それぞれ入力される準同期信号SS2、SS3について、第1同期捕捉回路と同様の処理を実行する。

【0012】

【発明が解決しようとする課題】

基地局に対するフェージングの影響を低減するためには、十分なビット長に渡って受信信号のレベル検出を行う必要がある。そのビット長に比例して、同期捕捉回路における相関値計算の処理量が増大する。相関器の数を増やして相関値計算を分散処理すると、相関値に係る処理時間を短縮することができる。しかしながら、相関器の数が増えると、同期捕捉回路の回路規模が大掛かりになり、同期捕捉回路の小型化及び省電力化の妨げになる。

【0013】

本発明の目的は、基地局における同期捕捉回路の回路規模を増大させずに、精度の高い位相検出を実現することができる同期捕捉回路を提供することである。

【0014】

【課題を解決するための手段】

その課題を解決するための手段が、下記のように表現される。その表現中に現れる技術的事項には、括弧 () 付きで、番号、記号等が添記されている。その番号、記号等は、本発明の実施の複数の形態又は複数の実施例のうちの少なくとも 1 つの実施の形態又は複数の実施例を構成する技術的事項、特に、その実施の形態又は実施例に対応する図面に表現されている技術的事項に付せられている参照番号、参照記号等に一致している。このような参照番号、参照記号は、請求項記載の技術的事項と実施の形態又は実施例の技術的事項との対応・橋渡しを明確にしている。このような対応・橋渡しは、請求項記載の技術的事項が実施の形態又は実施例の技術的事項に限定されて解釈されることを意味しない。

【 0 0 1 5 】

本発明による同期捕捉回路は、CDMA方式の複数の受信信号に対応する複数の準同期信号と拡散符号との相関演算を実行する複数の相関器 (2 a ~ 2 c) と、前記相関演算の際に参照される複数の拡散符号を前記相関器に供給する複数の拡散符号生成回路 (3 a ~ 3 c) と、前記複数の準同期信号を合成した合成準同期信号に基づいて合成相関演算を実行し、前記合成相関演算の結果に応じて前記複数の拡散符号生成回路に位相シフトを指示する位相シフト指示回路 (7) を備える。

【 0 0 1 6 】

上記同期捕捉回路は、複数の相関器 (2 a ~ 2 c) とは別に、複数の準同期信号に基づいて生成された一つの合成準同期信号を参照して相関値演算を実行する。

【 0 0 1 7 】

本発明による他の同期捕捉回路は、前記合成相関演算を、一定の周期毎に実行する。

【 0 0 1 8 】

本発明による他の同期捕捉回路は、前記位相シフト指示回路 (7) が、前記複数の準同期信号を合成する合成器 (7 2) と、前記合成型相関演算を実行する合成型相関器 (7 2) と、前記合成型相関演算の際に参照される合成型拡散符号を前記合成型相関器 (7 2) に供給する合成型拡散符号生成回路 (7 3) と、前記

合成型拡散符号生成回路（73）の位相シフトを指示する合成型位相シフト回路（74）と、前記合成型相関合成型相関演算の結果をサンプリングする合成型レベル検出回路（75）と、前記合成型レベル検出回路（75）のサンプリング結果に優先順位を設定するランキング回路（76）と、前記優先順位の高い前記サンプリング結果に基づいて前記複数の拡散符号生成回路（3a～3c）に位相シフトを指示する合成型位相シフト回路（77）を備える。

【0019】

本発明による他の同期捕捉回路は、前記複数の相関器（2a～2c）の相関演算の結果をサンプリングする複数のレベル検出回路（4a～4c）と、前記複数の準同期信号を逆拡散する複数の逆変換回路（5a～5c）と、前記複数の逆変換回路（5a～5c）の出力に基づいて前記複数の準同期信号と前記複数の拡散符号の同期をそれぞれ検出し、且つ、前記複数の拡散符号生成回路に同期の確立を通知する複数の同期判定回路（6a～6c）を備え、

前記複数の拡散符号生成回路（3a～3c）は、前記通知に基づいて、同期確立時点の位相で拡散符号を生成する。

【0020】

本発明による他の同期捕捉回路は、前記逆変換回路（5a～5c）の出力信号に基づいて、移動局の存在方向を特定するスペースダイバーシチ回路（8）を備える。

【0021】

本発明による他の同期捕捉回路は、前記複数の相関器（2a～2c）が、前記複数の受信信号を受信するセクタの数に合わせて設けられる。

【0022】

本発明による他の同期捕捉回路は、第1の拡散符号を生成して前記第1の拡散符号の位相を順次シフトし、前記複数の準同期信号を合成した合成準同期信号と前記第1の拡散符号の相関をとって相関値のピークを複数検出し、前記複数のピークに対応する複数の同期位相を記憶し、前記複数の同期位相信号を順次出力する位相シフト指示回路（7）と、前記位相シフト指示回路（7）から出力される前記同期位相に基づいて第2の拡散符号を生成し、前記複数の準同期信号の一つ

と前記第2の拡散符号の相関をとって前記一つの準同期信号に対応する前記複数の受信信号の一つの同期を捕捉する複数のセクタ同期捕捉回路を備える。

【0023】

本発明による他の同期捕捉回路は、前記複数のセクタ同期捕捉回路の同期捕捉結果に基づいて、前記複数の受信信号の少なくとも一つを発信する移動局の存在方向を特定するスペースダイバーシチ回路(8)を備える。

【0024】

【発明の実施の形態】

図1は、本発明による同期捕捉回路の構成を示す。図は、例えば、3セクタからなるセクタ構成に対応する同期捕捉回路1を示す。セクタの数nは、3に限定されるものではない。

【0025】

図に示された同期捕捉回路1は、第1～第3相関値演算回路と、位相シフト指示回路7を備える。第1相関値演算回路は、第1相関器2aと、第1拡散符号生成回路3aと、第1レベル検出回路4aと、第1逆変換回路5aと、第1同期判定回路6aを備える。第2相関値演算回路は、第2相関器2bと、第2拡散符号生成回路3bと、第2レベル検出回路4bと、第2逆変換回路5bと、第2同期判定回路6bを備える。第3相関値演算回路は、第3相関器2cと、第3拡散符号生成回路3cと、第3レベル検出回路4cと、第3逆変換回路5cと、第3同期判定回路6cを備える。

【0026】

位相シフト指示回路7は、加算器71と、第4相関器72と、第4拡散符号生成回路73と、第4位相シフト回路74と、第4レベル検出回路75と、ランキング回路76と、第5位相シフト回路77を備える。

【0027】

本発明に係る第1～第3相関値演算回路は、図5に示された従来の第1～第3相関値演算回路と同様の構成を備える。重複する構成には同一の参照符号が付された。

【0028】

第 1 相関値演算回路の第 1 相関器 2 a には、第 1 準同期信号 S S 1 が入力される。第 2 相関値演算回路の第 2 相関器 2 b には、第 2 準同期信号 S S 2 が入力される。第 3 相関値演算回路の第 3 相関器 2 c には、第 3 準同期信号 S S 3 が入力される。

【 0 0 2 9 】

第 1 相関値演算回路の第 1 相関器 2 a の出力は、第 1 レベル検出回路 4 a の入力に接続する。第 1 レベル検出回路 4 a の出力は、第 1 逆変換回路 5 a の入力に接続する。第 1 逆変換回路 5 a の出力は、第 1 同期判定回路 6 a の入力に接続する。第 1 拡散符号生成回路 3 a の出力は、相関器 2 a に接続する。第 1 同期判定回路 6 a の出力は、拡散符号生成回路 3 a の入力に接続する。

【 0 0 3 0 】

第 2 及び第 3 相関値演算回路は、第 1 相関値演算回路と同様の構成を有する。

【 0 0 3 1 】

第 1 ～第 3 準同期信号 S S 1 ～S S 3 は、加算器 7 1 に入力する。加算器 7 1 の出力は、第 4 相関器 7 2 に接続する。第 4 相関器 7 2 の出力は、第 4 レベル検出回路 7 5 の入力に接続する。第 4 レベル検出回路 7 5 の出力は、ランキング回路 7 6 の入力に接続する。ランキング回路 7 6 の出力は、第 5 位相シフト回路 7 7 の入力に接続する。第 5 位相シフト回路 7 7 の出力は、第 1 ～第 3 拡散符号生成回路 3 a ～3 c の入力に接続する。第 4 位相シフト回路 7 4 の出力は、第 4 拡散符号生成回路 7 3 の入力に接続する。第 4 拡散符号生成回路 7 3 の出力は、第 4 相関器 7 2 の入力に接続する。

【 0 0 3 2 】

第 1 相関器 2 a は、第 1 準同期信号 S S 1 と拡散符号の相関値を算出する。レベル検出回路 4 a は、最大相関値を有する受信位相位置を示すチップ同期信号を生成する。そのチップ同期信号は、同期捕捉に使用される。第 1 逆変換回路 5 a は、チップ同期信号を参照して、逆変換処理を実行する。第 1 同期判定回路 6 a は、第 1 逆変換回路 5 a の逆変換処理の結果を参照して、同期判定を実行する。第 1 同期判定回路 6 a は、逆変換処理の結果に基づいて準同期信号 S S 1 とチップ同期信号の同期状態を検出する。第 1 同期判定回路 6 a は、同期状態を検出し

た場合、第 1 符号生成回路 3 a に、同期確立を通知する。第 1 拡散符号生成回路 3 a は、通知を受け入れた場合、同期確立時点の位相で拡散符号を生成する。この場合、拡散符号の位相は、固定される。第 1 拡散符号生成回路 3 a が生成する拡散符号の位相が固定されると、同期確立の状態が維持される。

【 0 0 3 3 】

第 2 相関器 2 b は、第 2 準同期信号 S S 2 と拡散符号の相関値を算出する。レベル検出回路 4 b は、最大相関値を有する受信位相位置を示すチップ同期信号を生成する。そのチップ同期信号は、同期捕捉に使用される。第 2 逆変換回路 5 b は、チップ同期信号を参照して、逆変換処理を実行する。第 2 同期判定回路 6 b は、第 2 逆変換回路 5 b の逆変換処理の結果を参照して、同期判定を実行する。第 2 同期判定回路 6 b は、逆変換処理の結果に基づいて準同期信号 S S 2 とチップ同期信号の同期を検出した場合、第 2 符号生成回路 3 b に、同期確立を通知する。第 2 拡散符号生成回路 3 b は、通知を受け付けた場合、同期確立時点の位相で拡散符号を生成する。この場合、拡散符号の位相は、固定される。第 2 拡散符号生成回路 3 b が生成する拡散符号の位相が固定されると、同期確立の状態が維持される。

【 0 0 3 4 】

第 3 相関器 2 c は、第 3 準同期信号 S S 3 と拡散符号の相関値を算出する。レベル検出回路 4 c は、最大相関値を有する受信位相位置を示すチップ同期信号を生成する。そのチップ同期信号は、同期捕捉に使用される。第 3 逆変換回路 5 c は、チップ同期信号を参照して、逆変換処理を実行する。第 3 同期判定回路 6 c は、第 3 逆変換回路 5 c の逆変換処理の結果を参照して、同期判定を実行する。第 3 同期判定回路 6 c は、逆変換処理の結果に基づいて準同期信号 S S 3 とチップ同期信号の同期を検出した場合、第 3 符号生成回路 3 c に、同期確立を通知する。第 3 拡散符号生成回路 3 c は、通知を受け付けた場合、同期確立時点の位相で拡散符号を生成する。この場合、拡散符号の位相は、固定される。第 3 拡散符号生成回路 3 c が生成する拡散符号の位相が固定されると、同期確立の状態が維持される。

【 0 0 3 5 】

位相シフト指示回路 7 の第 4 位相シフト回路 7 4 は、第 4 拡散符号生成回路 7 3 が参照する位相を決定する。第 4 位相シフト回路 7 4 は、1 チップ（周期）以下の分解能で、位相シフトを実行する。第 4 拡散符号生成回路 7 3 は、第 4 位相シフト回路 7 4 が指示する位相に同期して、拡散符号を生成する。

【 0 0 3 6 】

加算器 7 1 は、第 1 ～第 3 準同期信号 S S 1 ～S S 3 を合成する。加算器 7 1 の合成結果は、合成準同期信号として第 4 相関器 7 2 に入力される。

【 0 0 3 7 】

第 4 相関器 7 2 は、合成準同期信号と第 4 拡散符号生成回路 7 3 から出力される拡散符号の相関値を算出する。第 4 レベル検出回路 7 5 は、相関値のピークに対応する位相位置を検出する。ランキング回路 7 6 は、レベル検出回路 7 5 の出力するピークレベルと、それに対応する位相位置をランキングし、優先順位の設定及び複数の位相位置を一時記憶する。ランキング回路 7 6 は、プロセッサ及び記憶装置からなり、例えば降順に優先順位が設定された 1 0 0 個のチップ同期信号の位相を記憶する。その記憶と第 5 位相シフト回路 7 7 への出力は、所定の周期で繰り返し実行される。

【 0 0 3 8 】

第 5 位相シフト回路 7 7 は、ランキング回路 7 6 から出力されるチップ同期信号の位相に基づいて、第 1 ～第 3 拡散符号生成回路 3 a ～3 c が参照する位相シフト量を決定する。第 5 位相シフト回路 7 7 は、1 チップ（周期）以下の分解能で、位相シフトを実行する。第 1 ～第 3 拡散符号生成回路 3 a ～3 c は、第 5 位相シフト回路 7 7 が指示する位相に同期して、拡散符号を生成する。

【 0 0 3 9 】

第 1 ～第 3 レベル検出回路 4 a ～4 c は、先に説明した要領で、最大相関値を有する受信位相位置を示すチップ同期信号を生成する。そのチップ同期信号は、同期捕捉に使用される。第 1 ～第 3 同期判定回路 6 a ～6 c は、準同期信号とチップ同期信号の同期を検出した場合、第 1 ～第 3 拡散符号生成回路 3 a ～3 c に同期確立を通知する。第 1 ～第 3 拡散符号生成回路 3 a ～3 c は、通知を受け入れた場合、同期確立時点の位相で拡散符号を生成する。

【 0 0 4 0 】

本発明による同期捕捉回路 1 の動作を図 2 及び図 3 を参照して説明する。図 2 は、本発明による同期捕捉回路の動作を示す第 1 フローチャートである。図は、位相シフト指示回路 7 の動作を示す。第 1 ～第 3 準同期信号 $SS1 \sim SS3$ が入力されると、加算器 7 1 は、合成準同期信号を生成する。相関器 7 2 は、合成準同期信号及び拡散符号を参照して、 $1/m$ チップレート ($m > 1$) の相関処理を実行する (S 1)。レベル検出回路 7 5 は、ピーク検出を実行する (S 2)。レベル検出回路 7 5 がピークを検出できない場合、ステップ S 1, S 2 の処理が繰り返される。レベル検出回路 7 5 がピークを検出すると、ランキング回路 7 6 は、その位相に優先順位を設定する (S 3)。ランキング回路 7 6 は、優先順位設定 (ランキング処理) を実行する区間 (時間又はデータ量) の終了を監視する (S 4)。区間終了前の場合、ステップ S 1 ～ S 4 の処理が繰り返される。区間終了時、ランキング回路 7 6 は、位相シフト回路 7 7 に位相シフト実行を指示する。指示を受け付けた位相シフト回路 7 7 は、シフト量を算出し (S 5)、位相シフトの結果を第 1 ～第 3 拡散符号生成回路 3 a ～ 3 c に向けて出力する (S 6)。第 1 ～第 3 拡散符号生成回路 3 a ～ 3 c は、その位相シフトを参照して、拡散符号を生成する。

【 0 0 4 1 】

図 3 は、本発明による同期捕捉回路の動作を示す第 2 フローチャートである。図は、第 1 ～第 3 相関値演算回路の動作を示す。第 5 位相シフト回路 7 7 が出力するシフト量は、第 1 ～第 3 拡散符号生成回路 3 a ～ 3 c に受け入れられる (S 1 1)。第 1 ～第 3 拡散符号生成回路 3 a ～ 3 c は、拡散符号を生成する。第 1 ～第 3 相関器 2 a ～ 2 c は、相関処理を実行する (S 1 2)。第 1 レベル検出回路 4 a ～ 4 c は、レベル検出処理を実行する (S 1 3)。第 1 ～第 3 同期判定回路 6 a ～ 6 c は、第 1 ～第 3 逆変換回路 5 a ～ 5 c による逆変換処理の結果に基づいて、同期判定を実行する (S 1 4)。第 1 ～第 3 同期判定回路 6 a ～ 6 c が同期状態を検出した場合、第 1 ～第 3 拡散符号生成回路 3 a ～ 3 c は、同期位相固定処理を実行する (S 1 5)。その同期位相固定処理は、第 1 ～第 3 拡散符号生成回路 3 a ～ 3 c が、拡散符号の位相が固定される処理を意味する。準同期信号

とチップ同期信号が非同期状態の場合、ステップ S 1 1 ~ S 1 4 の処理が繰り返して実行される。

【 0 0 4 2 】

以上説明のように、本発明による同期捕捉回路は、複数の準同期信号を合成して一つの合成準同期信号を生成する。その合成準同期信号に対して相関値演算を実行する。その相関値演算の結果に基づいて、優先順位の設定された位相に従ったチップ同期信号が生成される。そのチップ同期信号に基づいて、セクタ毎に相関値演算が実行される。セクタ毎に実行される相関値演算は、セクタ毎に準同期信号を参照して相関値演算を実行する場合に比べて、演算量が削減される。これにより、セクタ毎に複数設けられた回路構成を削減することができる。

【 0 0 4 3 】

その演算量の削減について、3セクタ構成の基地局の場合について説明する。受信位相位置検出を行う検出範囲を、2000チップとする。拡散符号長を1000ビットとする。位相シフト単位 m を1とする。この場合、従来の相関値演算量は、 $3 \times 2000 \times 1000 = 6 \times 10^6$ 回実行される。同様の条件で本発明による相関遅延残量を算出する。ランキング数を100とする。合成準同期信号に係る相関値演算量は、 $2000 \times 1000 = 2 \times 10^6$ 回実行される。セクタ毎に実行される相関値演算量は、 $3 \times 100 \times 1000 = 3 \times 10^5$ となる。これらを合計すると、本発明における演算量は、 2.3×10^6 回となる。従来の演算回数に比べて60%程度の演算量削減が実現する。セクタ数が増加すると、その削減量は更に増大する。

【 0 0 4 4 】

図4は、本発明による同期捕捉回路の他の実施例を示す。図に示された同期捕捉回路1aは、図1に示された同期捕捉回路1にスペースダイバシチ回路8が追加された構成を備える。スペースダイバシチ回路8は、第1~第3同期捕捉回路6a, 6b, 6cの出力側に接続される。この構成は、第1~第3相関値演算回路を同一セクタに対して配置し、そのセクタの空間を更に分割して通信方向の特定精度を向上させる場合に設定される。スペースダイバシチ回路8は、第1~第3同期判定回路6a, 6b, 6cの同期判定の結果を参照し、同期判定の対象と

なる移動局の存在方向を特定する。

【 0 0 4 5 】

このようなスペースダイバシチ回路 8 を搭載した同期捕捉回路 1 a は、相関値演算量の削減と、移動局の存在方向の詳細な特定を実現することができる。

【 0 0 4 6 】

【発明の効果】

本発明による同期捕捉回路は、セクタ構成が設定された基地局の同期捕捉回路の処理量（相関値演算量）の低減及び並列配置される回路規模の縮小を実現することができる。

【図面の簡単な説明】

【図 1】

本発明による同期捕捉回路のブロック図である。

【図 2】

本発明による同期捕捉回路の動作を示す第 1 フローチャートである。

【図 3】

本発明による同期捕捉回路の動作を示す第 2 フローチャートである。

【図 4】

本発明による同期捕捉回路の他の例を示すブロック図である。

【図 5】

従来の同期捕捉回路のブロック図である。

【符号の説明】

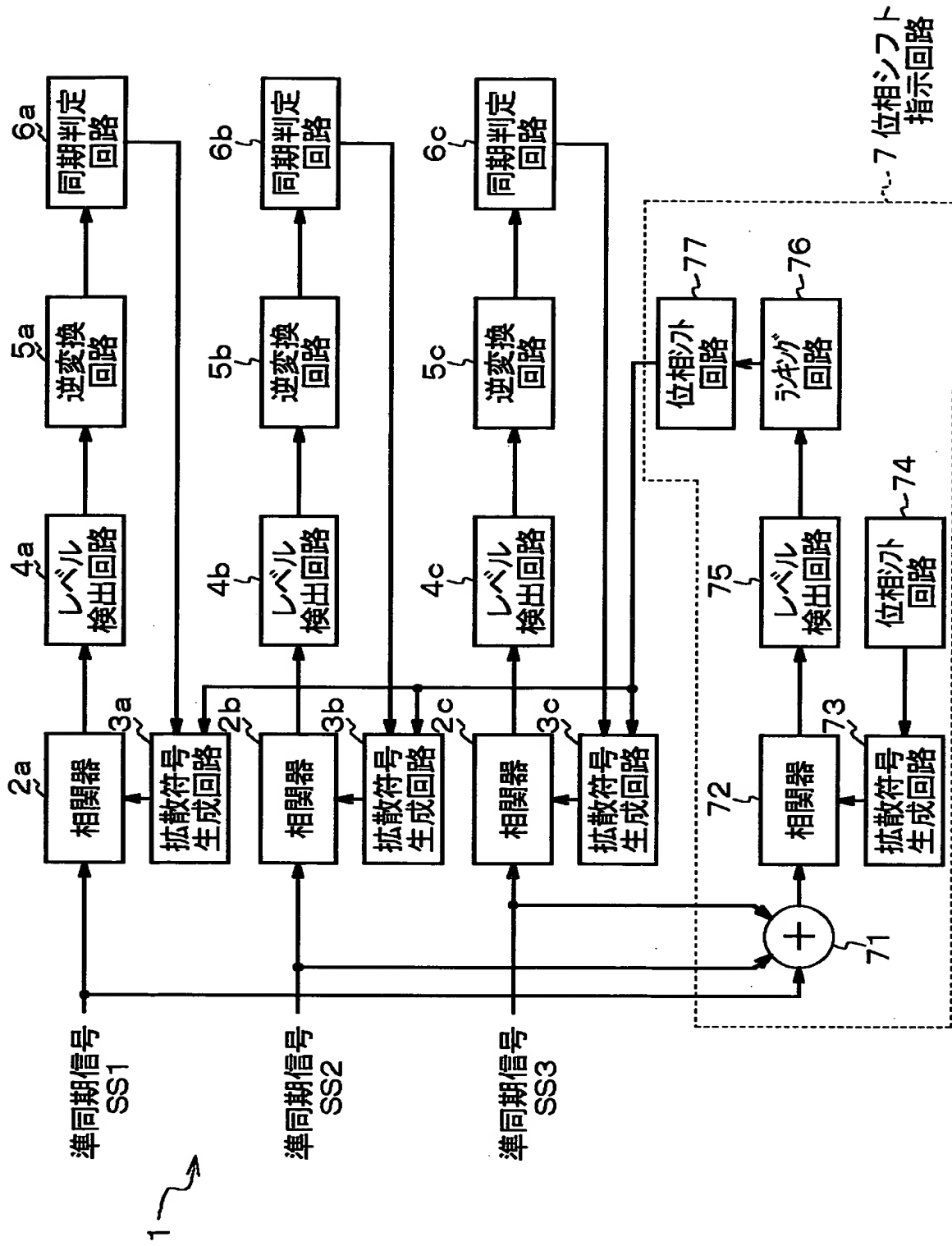
- 1、1 a : 同期捕捉回路
- 2 a ~ 2 c : 第 1 ~ 第 3 相関器
- 3 a ~ 3 c : 第 1 ~ 第 3 拡散符号生成回路
- 4 a ~ 4 c : 第 1 ~ 第 3 レベル検出回路
- 5 a ~ 5 c : 第 1 ~ 第 3 逆変換回路
- 6 a ~ 6 c : 第 1 ~ 第 3 同期判定回路
- 7 : 位相シフト指示回路
- 8 : スペースダイバシチ回路

- 7 1 : 加算器
- 7 2 : 第 4 相関器
- 7 3 : 第 4 拡散符号生成回路
- 7 4 : 第 4 位相シフト回路
- 7 5 : 第 4 レベル検出回路
- 7 6 : ランキング回路
- 7 7 : 第 5 位相シフト回路

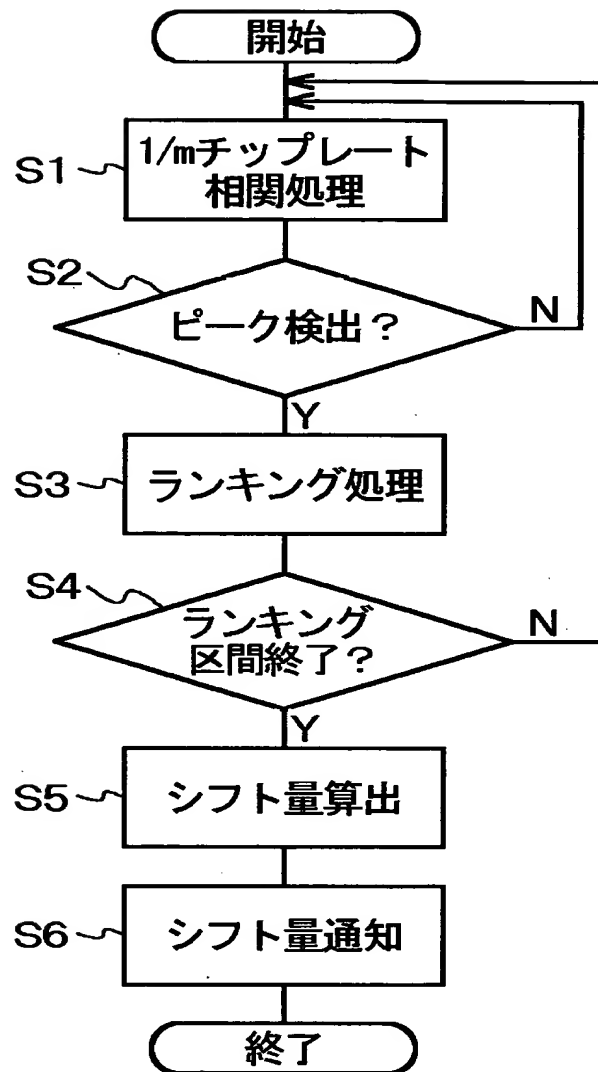
特 2 0 0 0 - 0 0 8 2 0 7

【書類名】図面

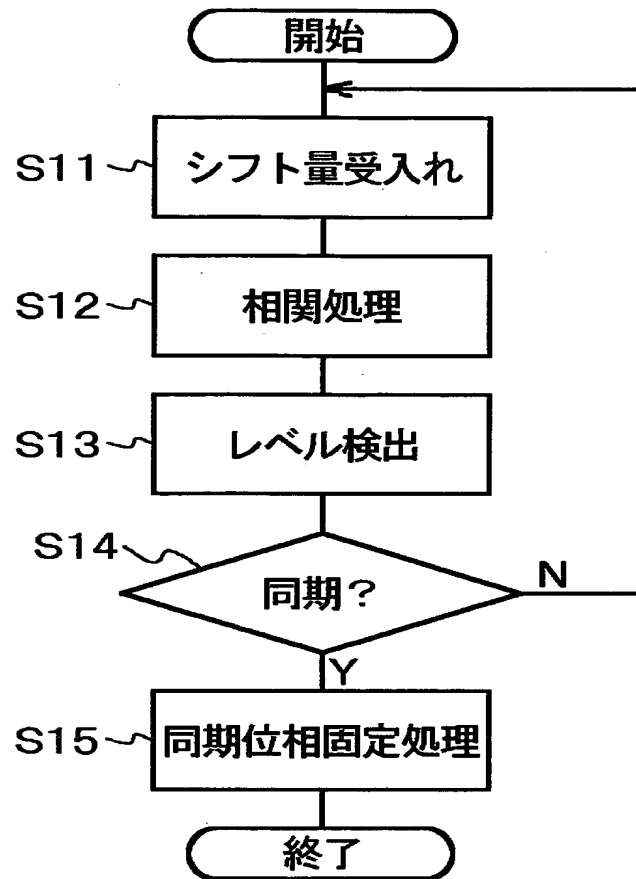
【図 1】



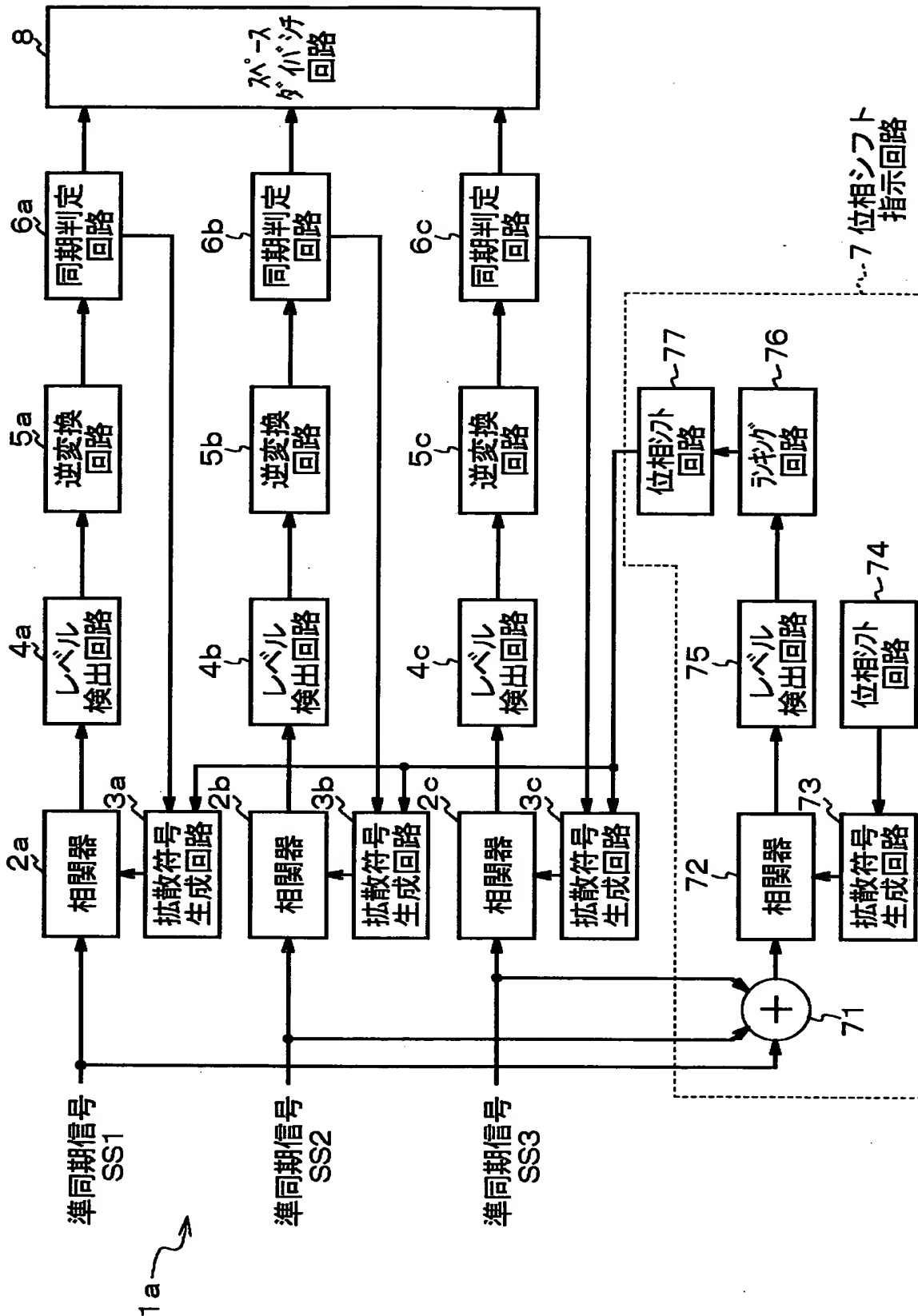
【図2】



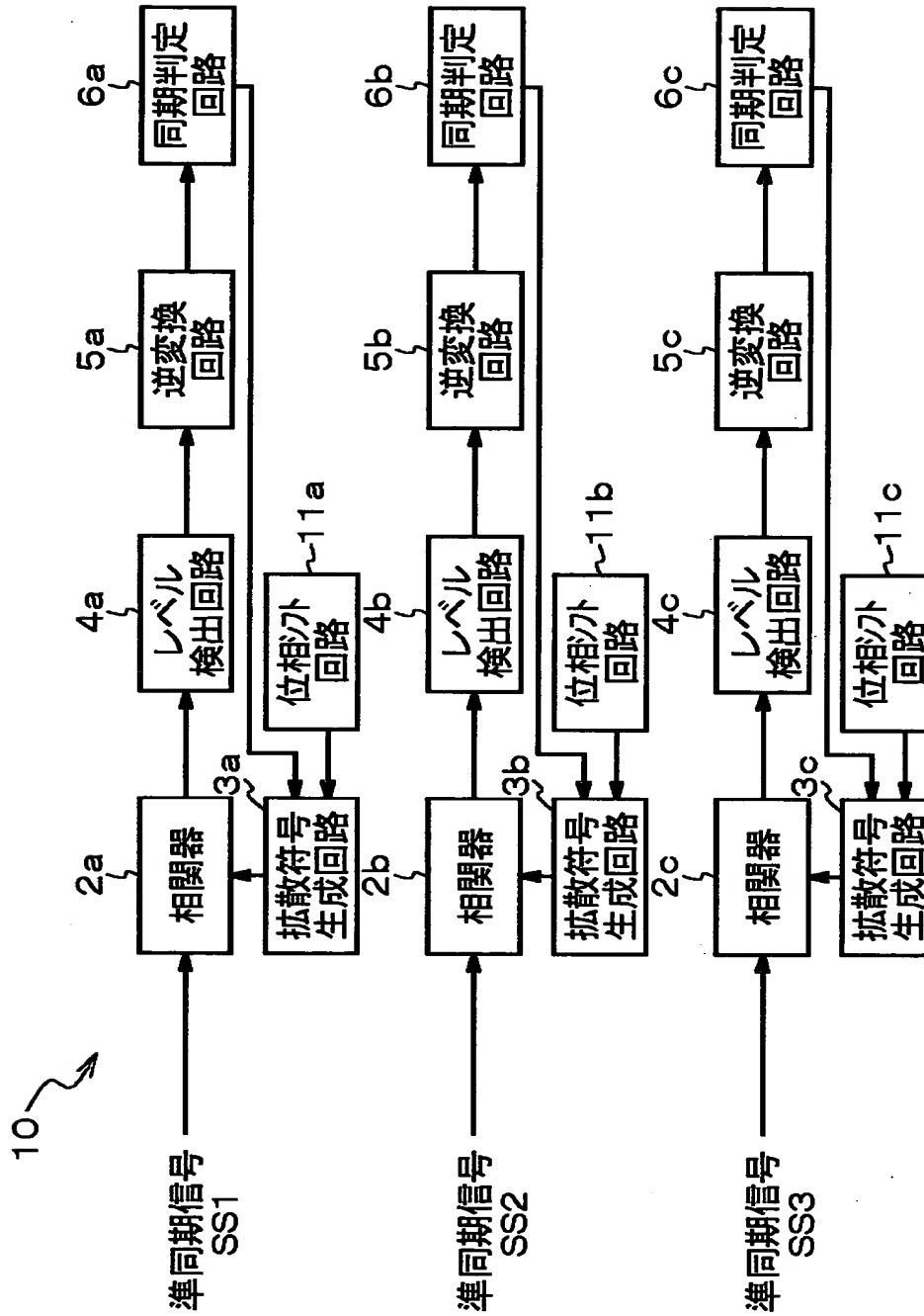
【図3】



【図4】



【図 5】



【書類名】 要約書

【要約】

【課題】本発明は、基地局における同期捕捉回路の回路規模を増大させずに、精度の高い受信位相検出を実現することができる同期捕捉回路を提供する。

【解決手段】本発明によるCDMA無線基地局用同期捕捉回路は、CDMA方式の複数の受信信号に対応する複数の準同期信号と拡散符号との相関演算を実行する複数の相関器（2a～2c）と、前記相関演算の際に参照される複数の拡散符号を前記相関器に供給する複数の拡散符号生成回路（3a～3c）と、前記複数の準同期信号を合成した合成準同期信号に基づいて合成相関演算を実行し、前記合成相関演算の結果に応じて前記複数の拡散符号生成回路に位相シフトを指示する位相シフト指示回路（7）を備える。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2000-008207
受付番号	50000039707
書類名	特許願
担当官	岡田 幸代 1717
作成日	平成12年 1月18日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000004237
【住所又は居所】	東京都港区芝五丁目7番1号
【氏名又は名称】	日本電気株式会社

【代理人】

申請人

【識別番号】	100102864
【住所又は居所】	東京都品川区南大井6丁目24番10号 カドヤ 第10ビル6階 工藤国際特許事務所
【氏名又は名称】	工藤 実

【選任した代理人】

【識別番号】	100099553
【住所又は居所】	東京都品川区南大井6丁目24番10号 カドヤ 第10ビル6階 工藤国際特許事務所
【氏名又は名称】	大村 雅生

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社